

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-123965  
 (43)Date of publication of application : 05.06.1987

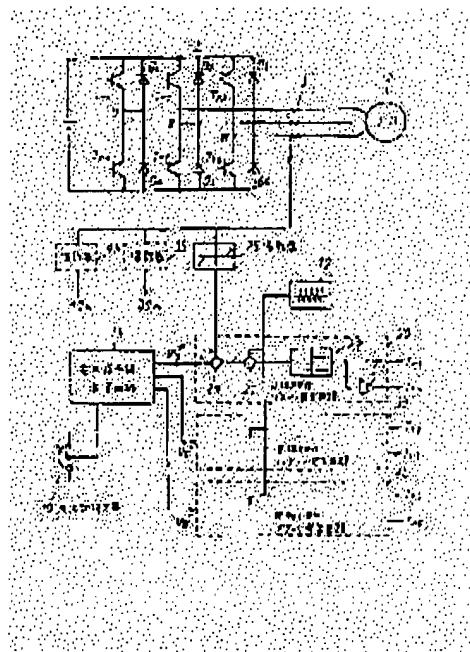
(51)Int.CI. H02M 7/48

(21)Application number : 60-258777 (71)Applicant : FUJI ELECTRIC CO LTD  
 (22)Date of filing : 20.11.1985 (72)Inventor : YANASE TAKAO  
 FUJITA KOETSU

## (54) CURRENT LIMITING METHOD IN VOLTAGE TYPE PWM INVERTER

### (57)Abstract:

**PURPOSE:** To make it possible to implement the sequential control by detecting the deviation exceeding the predetermined current limit value of the inverter output current with its polarity and in accordance with this by correcting the output voltage command value.  
**CONSTITUTION:** An induction motor 2 is driven at variable speed with a voltage type PWM inverter 1 composed of transistors Tr. This variable speed drive is performed by carrying on the on-off control of the upper and bottom arm transistors Tr by means of a frequency setting device 10, an arithmetic circuit 11 operating the output voltage command value  $V*u - V*w$ , PWM pattern generation circuits 20~40 and a carrier signal generator 12. In this case, coefficient multipliers 25, 35 and 45 are provided as well as an adder 24 with which each output of the multipliers above-mentioned is added to the voltage command  $V*u - V*w$  from the voltage command arithmetic circuit 11. Thus if the positive current flows in the U-phase and its value comes up to more than the current limiting value, for example, then the coefficient multiplier 25 gives a positive signal to the adder 24 in proportion to the deviation exceeding this current limiting value from the zero output condition, and corrects the voltage command value to suppress the output current.



### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

(19)日本国特許庁 (JP)

(12) 特許公報 (B2)

(11)特許出願公告番号

特公平7-55055

(24) (44)公告日 平成7年(1995)6月7日

(51) Int.Cl.  
H 02 M 7/48

識別記号 庁内整理番号  
F 9181-5H  
M 9181-5H

F I

技術表示箇所

発明の数1(全6頁)

(21)出願番号 特願昭60-258777  
(22)出願日 昭和60年(1985)11月20日  
(65)公開番号 特開昭62-123965  
(43)公開日 昭和62年(1987)6月5日

(71)出願人 99999999  
富士電機株式会社  
神奈川県川崎市川崎区田辺新田1番1号  
(72)発明者 柳瀬 孝雄  
神奈川県川崎市川崎区田辺新田1番1号  
富士電機株式会社内  
(72)発明者 藤田 光悦  
神奈川県川崎市川崎区田辺新田1番1号  
富士電機株式会社内  
(74)代理人 弁理士 並木 昭夫 (外1名)

審査官 及川 泰嘉

(56)参考文献 実開 昭56-7493 (JP, U)

(54)【発明の名称】 電圧形PWMインバータの出力電流制限方法

1

【特許請求の範囲】

【請求項1】出力電圧指令信号を変調周波数を決めるキャリヤ信号と比較して得られるパルス幅変調(PWM)信号に基づいてその電圧制御が行われる電圧形PWMインバータの出力電流制限方法において、前記PWMインバータの出力電流が所定電流制限値を超えるとき、その超えた偏差分と、超えるときの極性方向と、を前記PWMインバータ出力の各相毎に検出し、検出した前記偏差分に応じた電圧信号を、前記偏差分を検出した当該相の出力電圧指令信号に、検出した前記極性方向と逆の極性方向において加算することにより前記当該相の出力電圧指令信号を補正し、それによって出力電圧が制御されることから前記当該相の出力電流を前記所定電流制限値以下に制限することを特徴とする電圧形PWMインバータの出力電流制限方法。

10

2

【発明の詳細な説明】

【産業上の利用分野】

この発明は、電圧形PWM(パルス幅変調)インバータの出力電流制限方法に関する。

【従来の技術】

従来技術として、こゝでは電圧形PWMインバータを使用して誘導電動機を可変速駆動する場合について説明する。第4図はかかる制御方式を示す構成図である。その主回路は同図(イ)の如く6個のスイッチング素子(こゝでは、トランジスタT<sub>1</sub>~T<sub>6</sub>の例が示されているが、これに限らない。)および無効分を処理するための6個のダイオードD<sub>1</sub>~D<sub>6</sub>からなる通常の電圧形3相インバータ1と、負荷となる例えば3相誘導電動機2とから構成されている。また、このようなシステムでは特に電流制御は行なわれないが、装置保護のために電流検出器

3を備えているのが普通である。

ところで、このようなシステムで誘導電動機を可変速駆動する一般的な例として、V/F(電圧/周波数)一定制御方式が知られている。この方式は既に良く知られているのでこゝでは詳細は省略するが、基本的な動作を第4図(口)を参照して説明する。

同図(口)において、まず周波数設定器10により周波数指令が設定されると、それに応じてインバータ1の出力すべき3相の電圧の大きさと周波数を与える出力電圧指令値 $v_u^*$ ,  $v_v^*$ ,  $v_w^*$ が演算回路11により演算され、U,V,W相のPWMパターン発生回路20,30,40にそれぞれ入力される。PWMパターン発生回路20,30,40はそれぞれ加算器2

1. コンバレータ22および反転器23等より構成され、電圧指令値演算回路11より与えられる電圧指令値 $v_u^*$ ,  $v_v^*$ ,  $v_w^*$ をキヤリア信号発生器12からのキヤリア信号と比較し、その結果によつて対応する相の上、下のアームトランジスタをオン、オフ制御すべく、その出力信号を図示されない各トランジスタ対応のベース駆動回路へ与える。

こゝで、PWMインバータの出力電流が或る制限値を越える、いわゆる過電流が発生する原因について説明する。第4図の如きシステムで過電流が発生するのは、大別して次の2通りの場合がある。その1つは出力の短絡の如き故障電流が流れる場合であり、この場合は直ちにトランジスタをオフにしてインバータの運転を停止し、電流を減少させることが必要である。もう1つは電動機の負荷が急変する場合のように、制御上で過電流が発生する場合である。この場合は電流を減少させたりインバータを停止させたりすることなく、過電流レベル以上とならないように制御することが望ましい。その制御方法として、設定値の急変に対しては、例えば過電流の発生とともに演算回路11の内部で速度設定値を一度急変前の値に戻し、過電流が解消されると、もに徐々にこの設定値を変えて行く方法が考えられる。また、負荷の急変に対しては、同じく演算回路11の内部で誘導機2のすべりSを小さくすべく、 $S > 0$ のときは一度速度設定値を下げ、その後過電流が解消されるにつれてこれを徐々に上げて行く一方、すべりSが $S < 0$ のときはその反対の制御を行なう方法が考えられる。

#### 【発明が解決しようとする問題点】

ところで、上記の如き方法はいずれも電流の変化に充分に見合つた速度で実行されることが要求されるが、演算回路11が例えばマイクロプロセッサ等で構成されている場合はかゝる制御のために可成りの時間を必要とし、実際には過電流を抑制することができない場合も多いので、従来はこのような場合でも故障の場合と同様に全トランジスタをパルスオフして電流をしや断するようしているのが普通である。つまり、制御上や負荷変化によつて過電流が生じる場合でもインバータを停止させるようにしているので、モータの電流は直ちに零となり、イ

ンバータの運転開始により再び電流が立ち上がるという電流断続が繰り返されることになる。したがつて、このような電流断続が生じることまたはこれが頻繁に繰り返されることを好ましいシステムでは、大容量のインバータに取り換えなければならないと云う問題点を有している。

したがつて、この発明は設定値の急変、負荷急変等の制御上で発生する過電流に対して制限を加えて過電流レベル以上にならないように抑制することにより、少なくとも制御上の過電流に対しては電流を断続させず、連続した制御を行なうことが可能な電圧形PWMインバータの出力電流制限方法を提供することを目的とする。

#### 【問題点を解決するための手段】

インバータ出力電流の所定電流制限値を越える偏差分をその極性と、もに検出する検出手段と、この偏差分とその極性に応じて出力電圧指令値を補正する補正手段とを設ける。

#### 【作用】

PWMインバータの出力電流が所定電流制限値を超えるとき、その超えた偏差分と、超えるときの極性方向と、をPWMインバータ出力の各相毎に前記検出手段により検出し、

検出した前記偏差分に応じた電圧信号を、前記偏差分を検出した当該相の出力電圧指令信号に、検出した前記極性方向と逆の極性方向において前記補正手段によって加算することにより前記当該相の出力電圧指令信号を補正し、

それによって出力電圧が制御されることから前記当該相の出力電流を前記所定電流制限値以下に制限する。

#### 【実施例】

第1図はこの発明の実施例を説明するための電圧形PWMインバータを示す構成図である。同図からも明らかなように、この実施例は係数器25,35,45と、その各々の出力を電圧指令演算回路11からの電圧指令 $v_u^*$ ,  $v_v^*$ ,  $v_w^*$ に對して図示の如き極性にて加算する加算器24とを設けた点が特徴であり、その他は第4図と同様である。なお、PWMパターン発生回路はU相だけが具体的に示されているが(符号20参照)、V,W相についても同様に構成されることは云う迄もない。

係数器25,35,45は電流制限値に相当する不感帯を有する増幅器、またはこれと同等の機能を有するものからなり、その各々はインバータの各相出力電流を検出する電流検出器3に接続されている。したがつて、係数器25,35,45はインバータ出力電流の上記電流制限値を越える偏差分をその極性と、もに検出し、その出力を各相のPWMパターン発生回路20,30,40内の加算器24へ図示の如き極性にて印加する。なお、各係数器にて検出される電流の極性を出力電圧信号の極性と一致させるものとし、こゝでは、例えばモータに流れる方向の電流を正とする。

このようにすると、例えばU相において正の電流が流れ

てその値が電流制限値以上になると、係数器25はそれ迄の出力零の状態からこの電流制限値を越える偏差分に比例した正の信号を出力する。この出力は、電圧指令値 $v_u^*$ とそれ自身の極性とは無関係に、負のオフセット分として加算器24に与えられる。一方、負の方向の電流がその制限値を越えたときは、電圧指令値 $v_u^*$ に対して正のオフセット分として与えられる。なお、これは $v_u^*$ 相についても同様である。こうして、電圧指令値が電流偏差とその極性に応じて補正され、これによつて従来と同様の電圧制御を行なうことにより、出力電流を抑制する。

こゝで、以上の如き制御により過電流が抑制できる根拠について説明する。

一般に、PWMインバータ主回路は定常状態ではその1相分で考えることができ、その等価回路は第2図(イ)の如く、交流電圧源 $v_u$ (= $v_u^*$ )とリアクトルLと逆起電圧 $e_u$ で表わされる誘導電動機のモデルと考えることができる。また、この等価回路では $v_u$ と $e_u$ との差電圧によつて電流が流れるので、同図(イ)の等価回路は、さらに同図(ロ)の如く差電圧源 $v_u - e_u$ とリアクトルLからなる回路に変換することができる。なお、電流の極性は第1図と同じくモータに流れる方向を正とするので、第2図の矢印の向きが正となる。

こゝで、正方向の電流がその制限値を超えた場合について考える。この場合は上述の如く、係数器25を介して負のオフセット分が電圧指令値 $v_u^*$ に重畠され、これにより略キヤリア周波数の速さで出力電圧を制御できるので、この場合、第2図(ロ)の等価回路は第3図(イ)のようになるものと考えて良い。つまり、第3図(イ)の如く、負のオフセット電圧 $\Delta v$ は正の電流に対して電流を減少させる方向(-)に働くので、電流の増加を抑制することになる。同様に、負方向の電流が制限値を超えた場合は正のオフセット分 $\Delta v$ が電圧指令値 $v_u^*$ に重畠されるので、その等価回路は第3図(ロ)の如くなる。この場合も、正のオフセット電圧 $\Delta v$ が負の電流を減少させる方向に働くことになるので、これをもつて電流を制限することができる。

こうして、差電圧 $v_u - e_u$ の大きさ、極性とは無関係に、出力電流の極性だけで電流を制限できることがわかる。そして、差電圧に無関係であると云うことはインバータの出力電圧 $v_u^*$ 、負荷の逆起電力 $e_u$ の大きさ、位相にも無関係であると云うことであり、第1図の如き電動機負荷では駆動や制動にかゝらず電流制限ができると云うことを意味している。

#### 【発明の効果】

以上のように、この発明によれば、電圧形PWMインバータのいずれかの出力相の電流がその制限値を超えると、略キヤリア周波数の速さで瞬時に、過電流を検出した相の制限値以上の電流増加のみを抑制し、その間に演算回路が制限値を超えないような電流値となるように電流値を与える電圧指令値を演算することになるので、電流を断続させることなく、過電流を検出した相の制御を速やかに通常の制御に戻すことができ、更に本発明による出力電流制限方法を電気車の電動機制御に適用した場合には、駆動時、制動時の別なく電流制限ができるという効果が得られるのである。なお、上記の演算を行なう場合、誘導電動機ではすべりSの極性を判別する必要があるが、これは電圧指令値の演算と同じ速さで行なえば良く、充分に実現可能であることは云う迄もない。

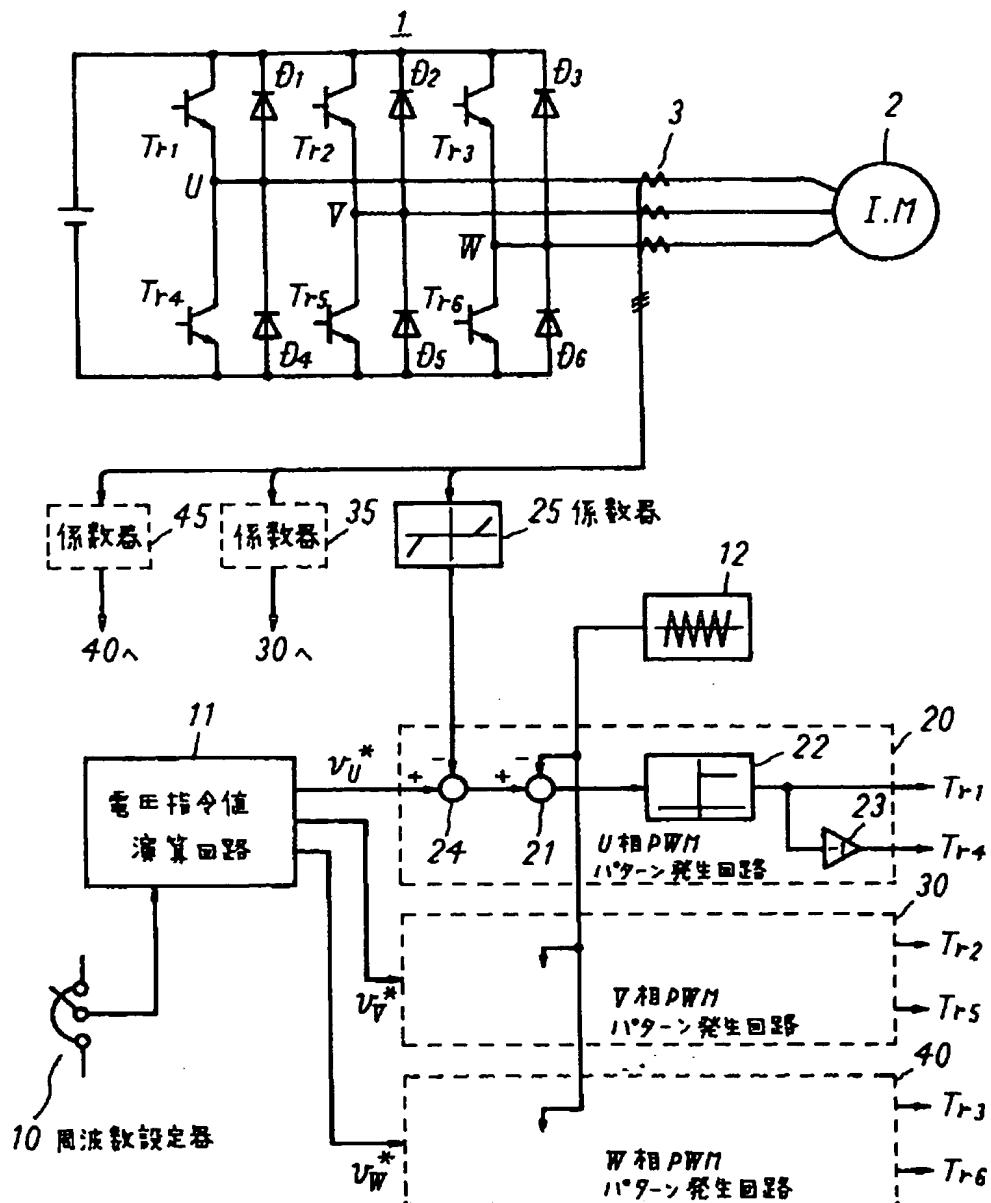
#### 【図面の簡単な説明】

第1図はこの発明の実施例を説明するための電圧形PWMインバータを示す構成図、第2図は定常状態におけるインバータ1相分の等価回路を示す回路図、第3図は電流制限時におけるインバータ1相分の等価回路を示す回路図、第4図は電圧形PWMインバータ制御方式の従来例を示す構成図である。

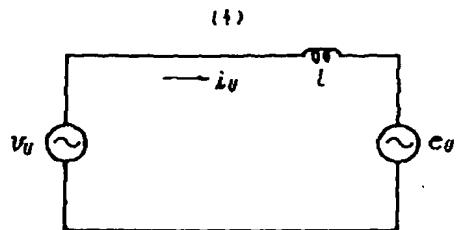
#### 30 符号説明

1……電圧形PWMインバータ、2……誘導電動機、3……電流検出器、10……周波数設定器、11……電圧指令値演算回路、12……キヤリア信号発生器、20,30,40……PWMパターン発生回路、21,24……加算器、22……コンパレータ、23……反転器、25,35,45……係数器。

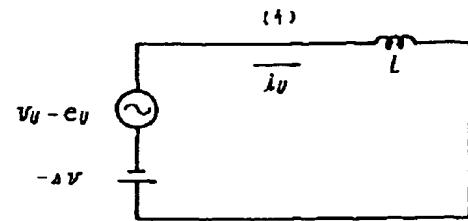
【第1図】



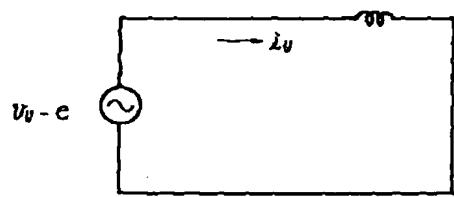
【第2図】



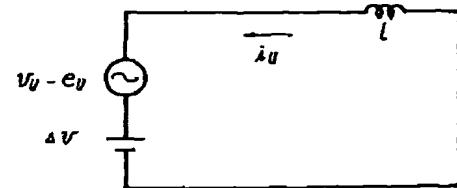
【第3図】



(□)



(□)



【第4図】

